### (19)日本国特許庁 (JP)

9/06

# (12) 公開特許公報(A)

(11)特許出願公開番号

### 特開平5-276688

(43)公開日 平成5年(1993)10月22日

(51)Int.Cl.<sup>5</sup> H 0 2 J

識別記号

庁内整理番号

D 8021-5G

FΙ

技術表示箇所

審査請求 未請求 請求項の数3(全 5 頁)

(21)出顯番号

特願平4-65946

(22)出願日

平成 4年(1992) 3月24日

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目18番地

(72)発明者 坂本 賢次

大阪府守口市京阪本通2丁目18番地 三洋

電機株式会社内

(72)発明者 池田 憲史

大阪府守口市京阪本通2丁目18番地 三洋

電機株式会社内

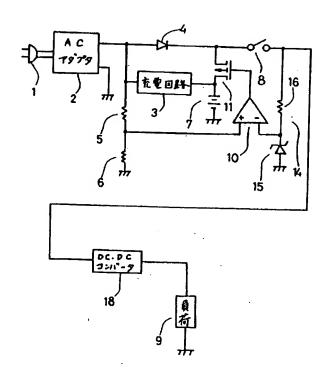
(74)代理人 弁理士 西野 卓嗣

## (54)【発明の名称】 2次電池の負荷回路

#### (57)【要約】

【目的】 電子機器の電源回路において、2次電池によって負荷を駆動する場合の電力損失を軽減し、2次電池の使用可能時間を長くすることを目的とする。

【構成】 ACアダプタ、充電回路、2次電池、電源スイッチ及び負荷を備えた電子機器の電源回路において、前記2次電池によって負荷を駆動する場合、電源スイッチのオンにより入出力電極が直列接続したトランジスタをオンにして前記負荷に直流電圧を供給する構成である。



#### 【特許請求の範囲】

【請求項1】 交流電源から直流電圧に変換するACアダプタ、2次電池及び負荷より成る電子機器において、前記ACアダプタの出力側に充電回路を接続し、前記2次電池、電源スイッチ及び負荷に直列にトランジスタの入出力電極、、直列に電源スイッチ及び負荷を接続し、前記トランジスタの制御電極に制御電圧を印加して該制御トランジスタをオンにすることを特徴とした2次電池の負荷回路。

【請求項2】 前記トランジスタはMOS型トランジスタより構成され、前記ACアダプタの出力側に直列に該MOS型トランジスタのドレイン・ソース路及び2次電池を直列に接続し、前記MOS型トランジスタのゲート電極に制御電圧を印加することを特徴とした請求項1記載の2次電池の負荷回路。

【請求項3】 交流電源から直流電圧に変換するACアダプタ、2次電池及び負荷より成る電子機器において、前記ACアダプタの出力側に、MOS型の第1トランジスタの入出力電極と電源スイッチと負荷とを直列に接続し、前記ACアダプタの出力側に接続された充電回路の出力側を前記第1トランジスタの制御電極及び第2のトランジスタの入力及び制御電極に接続し、前記第1トランジスタの出力電極に2次電池を接続することを特徴とした2次電池の負荷回路。

#### 【発明の詳細な説明】

#### [0001]

【産業上の利用分野】本発明は、交流電源から直流電圧 を得るACアダプタ、2次電池によって駆動される負荷 を備えた電子機器の電源回路に係わり、前記2次電池の 負荷回路に関する。

#### [0002]

【従来の技術】一般に種々の電子機器における負荷に対して電流を供給する場合、商用交流電源を整流して直流電圧を供給するか、あるいはパッテリ(特に2次電池)から直流電圧を供給する電源回路が多用されており、その一例として特開平2-159937号があげられ、これは情報機器の無停電電源等に効果が大きいが、電源回路におけるACアダプタ、充電回路及び2次電池についての構成は何ら示されていない。

【0003】そこで従来は図4に示すようにACアダプタから供給された電力は、電源スイッチをオンのときDC-DCコンバータを通じて負荷に供給されると同時に充電回路を通じて2次電流に充電電流を供給する。この場合、ダイオード(D1)は充電回路を経由しないでACアダプタから無制限の電流が流れるのを防止している。図4におけるダイオード(D2)はACアダプタが交流電源に接続されていないときに、2次電池の電力がACアダプタ側で消費されるのを防止するためのものである。

#### [0004]

【発明が解決しようとする課題】前述の従来技術によれば、前記ダイオード(D1)の順方向電圧の降下分が電力損失となり、2次電池の使用可能時間を短くしている。そこで本発明は、上記ダイオード(D1)における電力損失を減少させ、2次電池の使用可能時間を長くできるようになした新規な構成を提案する。

#### [0005]

【課題を解決するための手段】本発明は、ACアダプタ、2次電池及び負荷を備えた電子機器において、ACアダプタの出力側に前記充電回路を接続し、前記2次電池、電源スイッチ及び負荷に直列にトランジスタの入出力電極を接続し、前記トランジスタの制御電極に制御電圧を印加する構成である。

#### [0006]

【作用】本発明の2次電池の負荷回路では、2次電池の 駆動電流路にトランジスタの入出力電極を直列に接続し 電源スイッチをオンにしたときの電力損失が軽減され る。

#### [0007]

【実施例】図面に従って本発明を説明すると、図1は本 発明の2次電池の負荷回路を示す回路図、図2は他の実 施例を示す回路図、図3は図2の同回路を説明するため のフローチャートを示す。

【0008】図面において、(1)は交流電源に接続される電源プラグ、(2)はACアダプタ、(3)は充電回路、(4)は逆流阻止用ダイオード、(5)(6)は分圧抵抗、(7)は2次電池、(8)は電源スイッチ、(9)は負荷、(10)は比較器、(11)(12)(13)はMOSトランジスタ、(14)は基準電圧設定用のツェナーダイオード(15)及び抵抗(16)よ

定用のツェナーダイオード (15) 及び抵抗 (16) より成る基準電圧回路、 (17) はDC-DCコンパータ、 (18) は前記MOSトランジスタの制御電極の電圧を制御する制御回路を示す。

【0009】次に図1の動作について説明すると、分圧抵抗(5)(6)はACアダプタ(2)から直流電圧が供給されているか否かを検出するための構成、一方抵抗(16)及びツェナーダイオード(15)は比較器(10)に対して基準電圧を供給する基準回路である。

【0010】先ずACアダプタ(2)より直流電圧をダイオード(4)及び充電回路(3)に供給した場合、抵抗(5)(6)で分圧された電圧が比較器(10)の十端子に加わり、図示の状態では、比較器(10)は出力せず、MOSトランジスタ(11)はオフとなっているので、2次電池(7)は充電回路(3)の出力により充電され、この状態で電源スイッチ(8)をオンにすると、前記比較器(10)は出力せず、DC-DCコンバータ(18)を介して負荷(9)に直流電圧を供給する。

【0011】次にACアダプタ(2)を交流電源から断つと、ダイオード(4)はオフになると共に充電回路

(3) も不動作となって分圧抵抗(5) (6) の分圧点の電位はアース電位に等しくなり、電源スイッチ(8)をオンにするとMOSトランジスタ(11)はオンになり、2次電池(7)から該MOSトランジスタ(11)のドレイン・ソース路を通してDC-DCコンパータ(18)に直流電圧が供給され、負荷(9)はDC-DCコンパータ(18)の出力で駆動される。従って負荷(9)を2次電池(7)で駆動する場合、MOSトランジスタ(11)がオンになって負荷電流が供給され、従来のダイオードを使用した例に比べて、10~20%に電力損失を軽減できる。

【 O O 1 2 】図2は本発明の他の実施例で、充電回路の 出力側にもMOSトランジスタを用いて、2次電池の充 電時における従来のダイオードによる電力損失を軽減す る構成となっており、充電回路(3)から制御回路(1 7)を介して制御信号を出力させて、MOSトランジス タ(11)のゲート電極を制御するものである。

【0013】図2の例では、ACアダプタ(2)から2次電池(7)に充電電流を供給すると共に2次電池

(7)で負荷(9)を駆動する場合、2次電池の充電路と負荷電流路の各々にMOSトランジスタを設けてあり、この場合の電力損失は従来のダイオード(D1及びD2)に比べて10~20%に軽減できる。図2の例では図3に示す通り、MOSトランジスタ(11)(12)及び(13)のオンによって2次電池の充電電流及び負荷電流を2次電池(7)から供給するときに各MOSトランジスタのオンにより、抵抗値を最少限に軽減で

きるので、上述の様に電力損失は軽減される。図中MOSトランジスタのドレイン・ソース間に示した破線はMOSの寄生ダイオードを示す。

#### [0014]

【発明の効果】本発明の2次電池の負荷回路によれば、2次電池からの負荷電流供給時、電力損失を従来に比べて軽減でき、更に充電回路の電力損失も軽減できるので、電子機器の電源回路に使用すれば本発明回路のその効果は極めて大きい。

#### 【図面の簡単な説明】

【図1】本発明の2次電池の負荷回路を示す回路図である。

【図2】本発明の2次電池の負荷回路を示す回路図である。

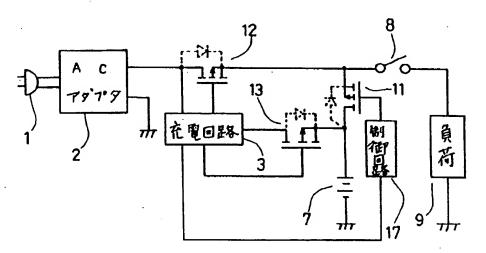
【図3】図2の回路の説明のためのフローチャートを示 す。

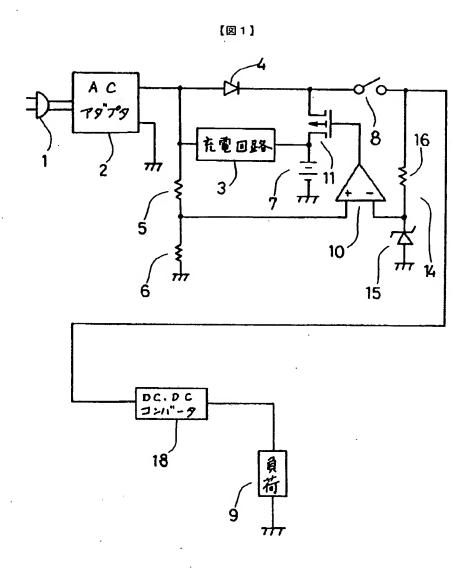
【図4】従来の2次電池の負荷回路を示す回路図である。

#### 【符号の説明】

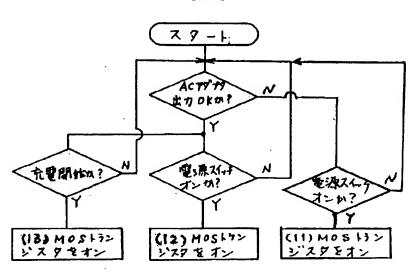
- (2) ACアダプタ
- (3) 充電回路
- (7) 2次電池
- (8) 電源スイッチ
- (9) 負荷
- (11) (12) (13) MOSトランジスタ
- (17) 制御回路

【図2】





[図3]



[図4]

